Seminar 8 (pipeline og minne)

Pensum

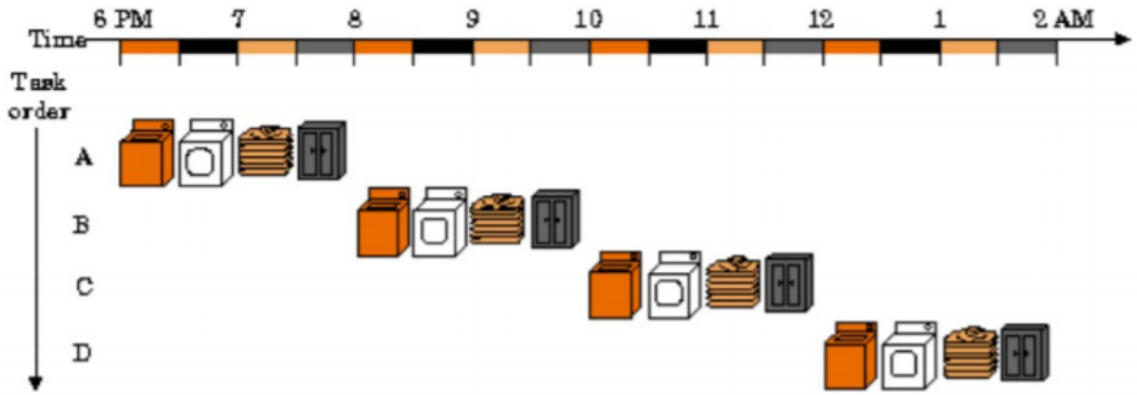
https://s3-us-west-2.amazonaws.com/secure.notion-static.com/96c86f39-d794-487d-b9fd-720f369ae997/in1020---forelesning-5---2021---web.pdf

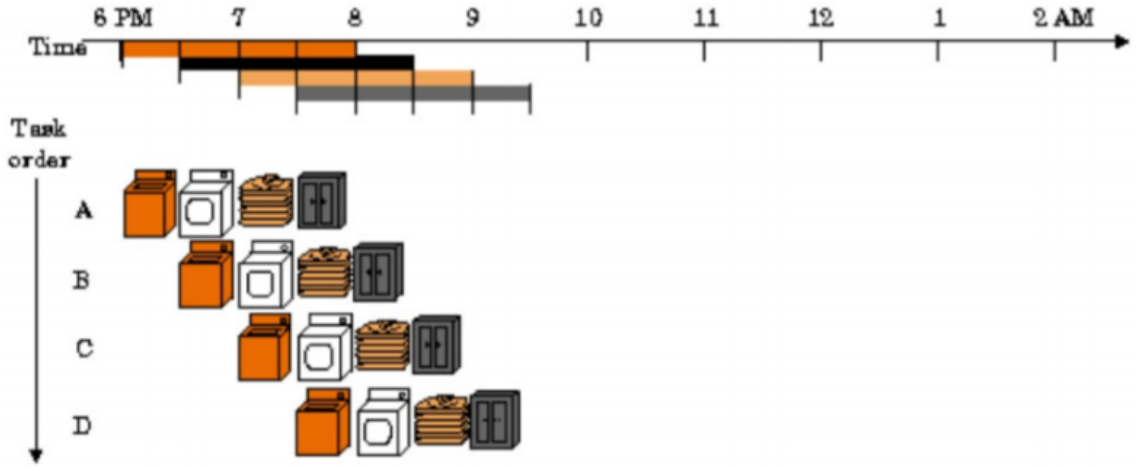
https://s3-us-west-2.amazonaws.com/secure.notion-static.com/b2194ea0-1915-4dbb-8b2e-e5264be24224/05---studentnotater-2021.pdf

Bus

- Bus er en kommunikasjonskanal som overfører data mellom forskjellige komponentene i en PC
- Buser kan deles mellom flere enheter, men det er kun en som kan sende av gangen
- Det er flere buser inni CPU (mellom registre, ALU, og minne).

Pipeline


6 PM
7
8
9
10
11
12
1
2 AM
Time
Task order
A
B
C
D


6 PM
7
8
9
10
11
12
1
2 AM
Time
Task order
A
B
C
D

Basic five-stage pipeline

Instr. No. \ Clock cycle	1	2	3	4	5	6	7
1	IF	ID	EX	MEM	WB		
2		IF	ID	EX	MEM	WB	
3			IF	ID	EX	MEM	WB
4				IF	ID	EX	MEM
5					IF	ID	EX

(IF = Instruction Fetch, ID = Instruction Decode, EX = Execute, MEM = Memory access, WB = Register write back).

In the fourth clock cycle (the green column), the earliest instruction is in MEM stage, and the latest instruction has not yet entered the pipeline.

- Øker hastigheten av CPU
- Dele instruksjoner i uavhengige deler
- Neste instruksjon settes i gang før forrige instruksjon er helt ferdig
- Hver instruksjon tar like tid til å utføre
- Det å ha en 5-trinns pipeline man får 5 ganger raskere prosessering. Det går alltid noe tid bort til administrering av instruksjoner og kompilasjoner.

Problemer ved pipeline (hazards)

- Hazards oppstår når neste instruksjon i pipe kan ikke bli utført i nåværende klokkeperioden og kan føre til gale beregninger.
- Tre typer hazards:
  - Data hazard
    - Det er en slags data dependency i to forskjellige instruksjoner som kan føre til gale resultater (en variabel må endres før den leses av andre instruksjon, for eksempel)

    - Structural hazard (resource hazard)
        - To instruksjoner trenger samme hardware resource (register, ALU eller minnecelle) og derfor kan ikke utføres parallelt.
    - Control hazard
        - Feil instruksjoner blir sett inn i pipen (avgjørelsesfeil)

Minnetyper

Primær minne (mister data etter at strømmen er av)

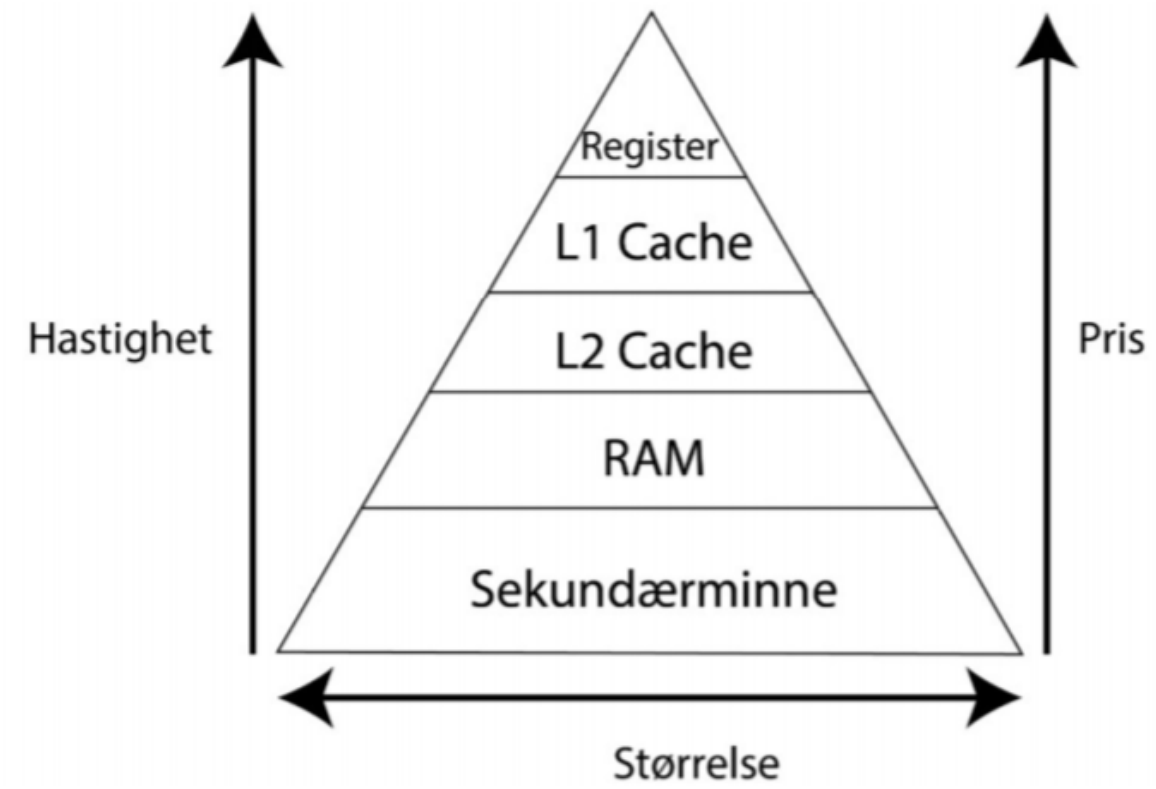
- Register
    - CPU sin internal memory
    - Veldig raske og dyre
    - Kan holde omtrent 100B
- Cache
    - Tar vare på variablene, data og instruksjoner
    - Raskere enn RAM, men treigere enn registre
    - Hurtig mellomlag som jevner ut hastighetsforskjellen mellom CPU og hurtigminnet (RAM)
    - Holder fra 10KB til 1MB
    - Cache miss - skjer når noe data kan ikke leses fra eller skrives til cache og da må hovedminnet aksesseres (RAM eller SSD). Hastighet på operasjonen synker drastisk.
    - Cache hit - det motsatte. Data skrives til eller leses fra cache vellykket og det er ingen behov for andre typer minnet.
- RAM
    - Buffer mellom CPU og ekstern minne
    - Har rask rask lese- og skriveaksess
    - Holder mellom 1GB og 32 GB

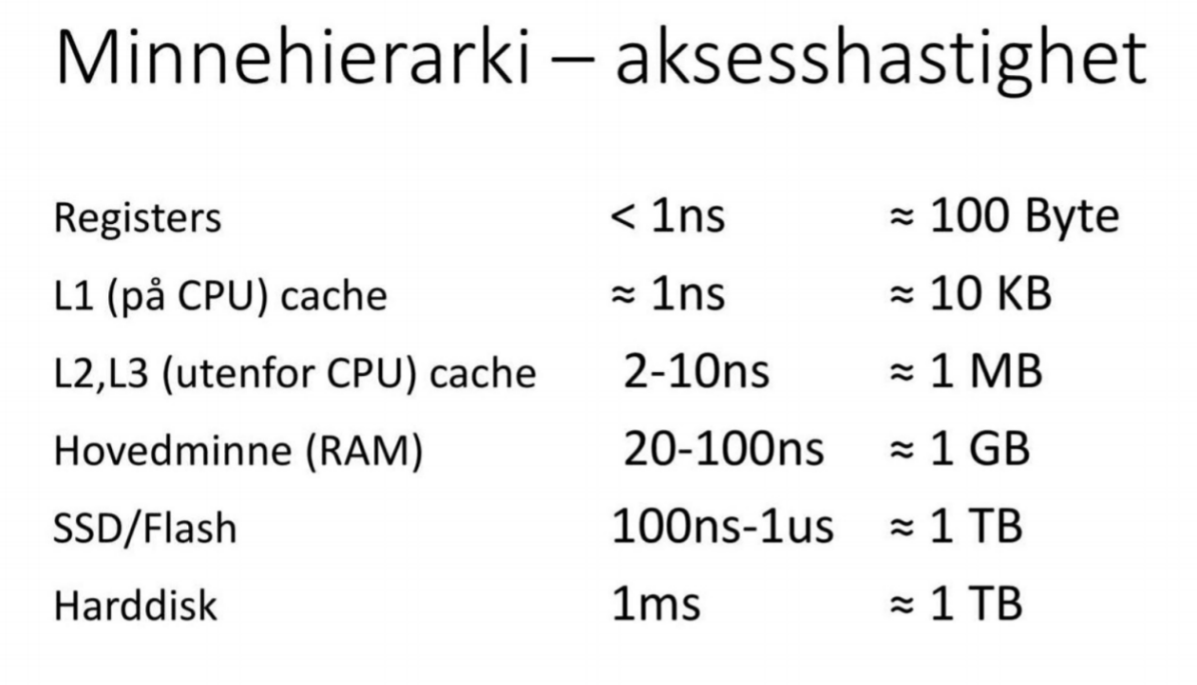
Sekundær minne (data er lagret når strømmen er av)

- HDD/SSD og andre typer ekstern minne

- Store mengder minne for program og data
- Lagrer data permanent, når PC'en er av
- Varierer fra 125GB til 1TB

Minnehierarki





Ukeoppgaver

https://s3-us-west-2.amazonaws.com/secure.notion-static.com/40c0cb49-d5bd-4a17-af22-ea66ed563708/in1020---uke-3.pdf

https://s3-us-west-2.amazonaws.com/secure.notion-static.com/d2142520-521e-4104-801c-2e5e621a38f5/in1020---uke-3---fasit.pdf