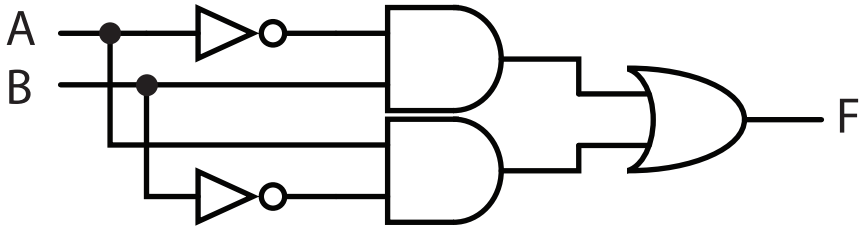
Ukeoppgaver Maskinvare

(Transistorer og synkronisering)

1) NØTT! Implementer en XOR port med kunn å bruke AND, OR, NOT porter.
   F = A xor B = A´B + AB´

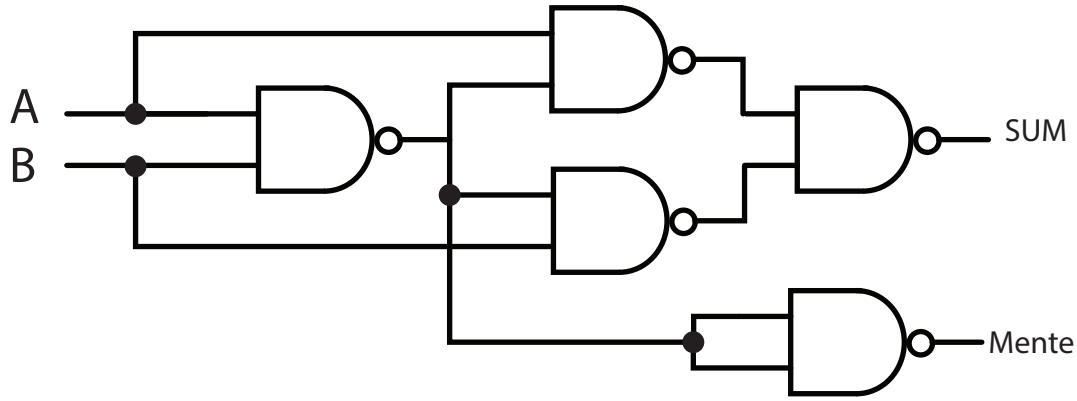


2) Hva er den totale forsinkelsen gjennom kretsen i oppgave 1

   Gitt 5 ps portforsinkelse for enhver port. Kretsen i oppgave 1 har en logisk dybde på 3, som betyr at inngang til utgang går igjennom tre porter etter hverandre for den lengste veien

   Den totale forsinkelsen er da 15 ps.

3) NØTTNØTTNØTT! Kan du implementere en Halv-adder med bare NAND-porter



4) Gitt en portforsinkelse på 5 ps for enhver port, hvilken frekvens vil en 1-bits halv-adder kunne operere på?
   En portforsinkelse på 5 ps trenger en klokkeperiode på 10ps (forutsatt 50%-50% klokkesignal).

   En klokkeperiode på 10ps gir 100 GHz i frekvens.

5) Diskuter fordeler og ulemper med å ha kretser som må synkroniseres.
   Fordeler:
   - Valide data
   - Forutsigbarhet

   Ulemper:
   - Lavere hastighet

6) Diskuter fordeler og ulemper med å ha et klokkesignal som har en klokkeperiode som er 50% høy og 50% lav

Fordeler:

- Lett å lage
- Stabilt

Ulemper:

- Ikke optimalt for alle operasjoner

7) Diskuter fordeler og ulemper med å ha et klokkesignal som har en klokkeperiode som er 70% høy og 30% lav.

Fordeler:

- Ofte optimalisert for å gjennomføre mer komplekse operasjoner (større logisk dybde)
- Oppleves som raskere

Ulemper:

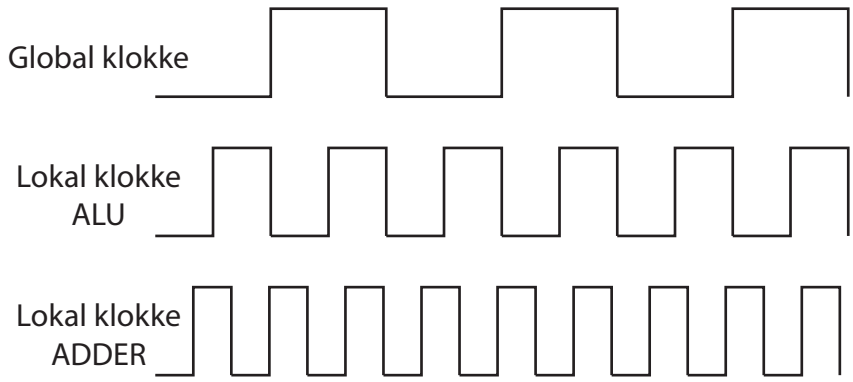
- Vanskelig å lage
- Ofte utsatt for stabilitetsutfordringer

8) NØTT! Hva er frekvensen for en port (5ps delay) når klokkeperioden er som i oppgave 7.

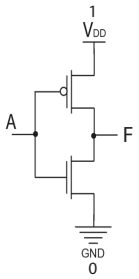
Her må man huske på at en port vil prosessere i tidsrommet klokken er høy. Hvis man da må ha minimum 5ps for når klokken er høy betyr det at 5ps = 70% av hele klokkeperioden. Dette gir en klokkeperiode på 7,2 ps (5ps/70%). Vi velger å avrunde det til 8 ps slik at vi får da en frekvens på 125GHz.

9) NØTT! Sett opp hvordan tidsforløpet for følgende tre klokker og hvordan de skal synkroniseres. (1) Global klokke, (2) Lokal klokke for ALU, (3) Lokal klokke for ADDER.

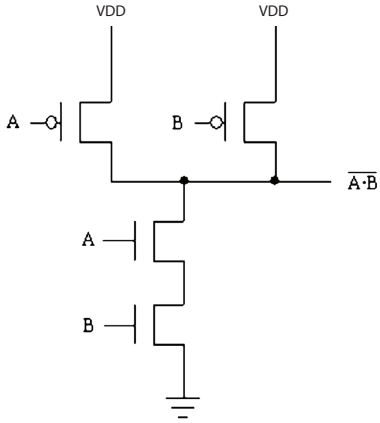
Global klokke må ha en periode som er minst dobbelt av lokal klokke for ALU. Og tilsvarende må en lokal klokke ha en periode som er minst dobbelt av en lokal klokke for ADDER. Eksempelvis:



10) Tegn opp en inverter med transistor



11) NØTTNØTTNØTT! Tegn opp en NAND med transistorer (ikke pensum)



12) NØTT! Diskuter fordeler og ulemper med å ha lavere forsyningsspenning enn 1V

Fordeler:

- Lavere effektforbruk (muligens... (sett bort fra lekkasje))

Ulemper:

- Tregere kretser
- Potensielt problem med å skru av transistorene godt nok til å unngå lekkasje

13) Diskuter hva som begrenser den globale klokkefrekvensen

Det er mye. Men i korte trekk:

Teknologien
Kretsdesign og logisk dybde
Pipeline og antall trinn

14) Når man skrur av datamaskinen, hvilke av nivåene i minnehierarkiet vil miste din data?

All primærminne som Register, Cache og RAM.

15) Gitt en forsinkelse på 100 ps for å lese ut data fra et register, hva er den høyeste frekvensen vi kan bruke for utlesing av et register

Det er to måter å tenke dette på. Hvis vi sier at det skal enten leses fra minne eller skrives til minne så kan vi beregne frekvensen som 1/200ps = 5GHz

Litt mer komplisert er om man må kunne aksessere minne, både skrive og lese i samme synkroniseringssløyfe som gjør at man da får en frekvens på 1/400 ps = 2.5 GHz

16) Gitt en forsinkelse på 1 ns for å lese ut fra cache (L1), hva er den høyeste frekvensen vi kan bruke for utlesing av cache (L1)

Hvis vi er avhengig av at en klokke synkroniserer utlesingen så trenger vi 1/2ns som da gir en frekvens på 500 MHz.

Om vi ikke er avhengig av en klokke synkronisering, så vil det bli 1 GHz

17) Gitt en forsinkelse på 50ns for å lese ut fra RAM, hva er den høyeste frekvensen vi kan bruke for utlesing av RAM

Hvis vi er avhengig av at en klokke synkroniserer utlesingen så trenger vi 1/100ns som da gir en frekvens på 10 MHz.

Om vi ikke er avhengig av en klokke synkronisering, så vil det bli 20 MHz

18) Gitt at dataen du ønsker å bruke ligger på harddisken (SSD) og lesing fra harddisken tar 500 ns. Hva er den høyeste frekvensen vi kan bruke for å lese ut fra harddisken?

Hvis vi er avhengig av at en klokke synkroniserer utlesingen så trenger vi 1/1000ns = 1/1um som da gir en frekvens på 1 MHz.

Om vi ikke er avhengig av en klokke synkronisering, så vil det bli 2 MHz.

19) NØTT! Normalt tar det lengre tid å skrive til minne enn å lese ut fra minne. Regn ut hva frekvensen vil være for oppgave 15, 16, 17 og 18 når det tar 25% lengre tid for å skrive til de ulike minnene.

Denne er litt komplisert. Men vi kan forenkle og øke tiden med 25%. Da får vi

Oppgave 27: 100ps blir 125ps som gir 40 GHz
Oppgave 28: 1ns blir 1,25 ns som gir 400 MHz
Oppgave 29: 50ns blir 62,5 ns som gir 8 MHz
Oppgave 30: 500ns blir 625ns som gir 0,8 MHz.

Hvis man tenker at man først må lagre før man kan lese ut i neste ledd, så blir det VESENTLIG tregere frekvens.....