

INF3400/4400 Digital Mikroelektronikk

Oppgaver DEL 7

Våren 2007

YNGVAR BERG

I. DEL 7

Del 7: CMOS fabrikkasjonsprosess og utleggsregler

A. Temaer

IN produksjon til CMOS fabrikkasjonsprosess. Stick diagrammer og utlegg av inverter blir gjennomgått. CMOS prosesser og fremstilling av wafer blir presentert. Fremstilling av ulike lag i en CMOS prosess gjennomgås. Alle henvisninger til figurer er relevant for Weste & Harris [1].

1. *Innhold.*
2. *Introduksjon til CMOS fabrikkasjonsprosess.* Kapittel 1.5.2 side 24 - 28.
3. *Utlegg av port.* Kapittel 1.5.4 side 32 - 33.
4. *Stick diagrammer.* Kapittel 1.5.4 side 33 - 35.
5. *Bakgrunn for CMOS teknologier og fremstilling av wafer.* Kapittel 3.2.1 og 3.2.2 side 113 - 115.
6. *Fotolitografi.* Kapittel 3.2.3 side 115 - 116.
7. *Fremstilling av brønn og kanal.* Kapittel 3.2.4 side 117 - 118.
8. *Silisium dioksid.* Kapittel 3.2.5 side 118 - 119.
9. *Isolering.* Kapittel 3.2.6 side 119 - 120.
10. *Gate oksid.* Kapittel 3.2.7 side 120 - 121.
11. *Fremstilling av source og drain.* Kapittel 3.2.8 side 121 - 123.
12. *Kontakter, metall og passivering.* Kapittel 3.2.9 og 3.2.10 side 124.
13. *Bakgrunn for utleggsregler.* Kapittel 3.3.1 og 3.2.10 side 125 - 129.
14. *Utlegg i AMS 350nm CMOS prosess*

II. GJENNOMFØRING

Teori, eksempler og oppgaver knyttet til DEL 7 blir gjennomgått 9 mars. Arbeid med obligatoriske deloppgaver i DEL 7 kan påbegynnes i uke 11 og bør avsluttes i løpet av uke 11.

III. Obligatoriske deloppgaver

Oppgavene utføres i grupper på 2 studenter.

A. Oppgave 1

Legg ut en inverter med inngangsterskel lik $V_{DD}/2$, der $V_{DD} = 1.2V$. DRC skal brukes for å verifisere utlegget.

REFERENCES

- [1] Neil H.E. Harris og David Harris "CMOS VLSI DESIGN, A circuit and system perspective" tredje utgave 2005, ISBN: 0-321-26977-2, Addison Wesley,