

# Løsningsforslag DEL3

## INF3400/4400

YNGVAR BERG

### I. OPPGAVER

#### A. Oppgave 2.14

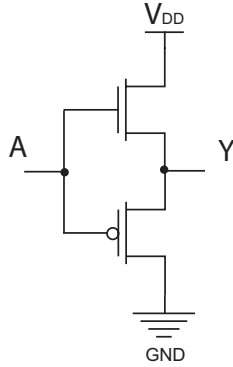


Fig. 1. CMOS ikke-inverterende buffer.

Petter Fallgruve tilbyr lisens på sin nye patenterte ikke-inverterende buffer som er vist i Fig. 1. Hvordan vil DC karakteristikken til denne kretsen se ut? Hvorfor representerer dette en dårlig ide?

#### A.1 Løsningsforslag

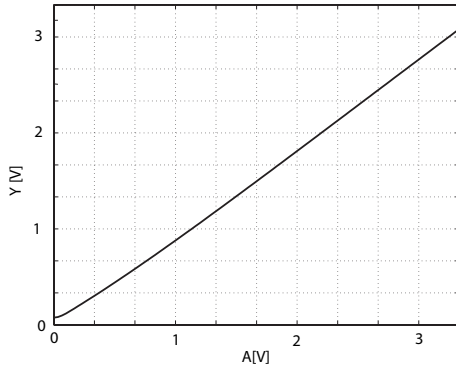


Fig. 2. CMOS ikke-inverterende buffer DC karakteristik.

DC karakteristik av bufferet er vist i Fig. 2. Som vi ser vil utgangen Y bli omtrent lik inngangen A. Problemene med denne kretsen er at forsterkningen blir liten, dvs. forsterkningen er mindre enn 1, slik at dersom vi plasserer mange buffere etterhverandre vil utgangen på det siste bufferet få et meget lite sving. Poenget med buffere er å forsterke signalet gjennom stor forsterkning (absoluttverdi). Et annet problem er at kretsen blir treg fordi utgangen vil være source slik at transistorene vil ha en meget lav effektiv spenning og dermed vil transistorene levere lite strøm.

### B. Oppgave

Anta en ideel nMOS transistor i en 350nm CMOS prosess. Bruk matlab og lag et plott som viser DC karekteristikk for en inverter med  $\beta_p = 0.1\beta_n$ ,  $\beta_p = \beta_n$  og  $\beta_p = 5\beta_n$ .

#### B.1 Løsningsforslag

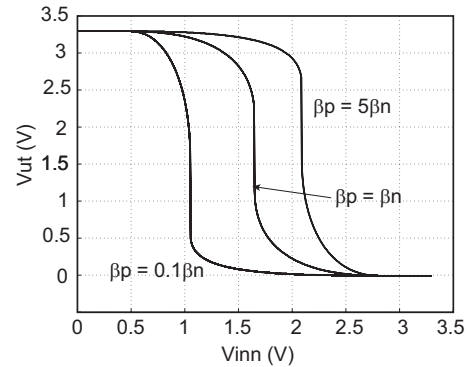


Fig. 3. Inverter karakteristikk med ulik dimesnjonering.

### C. Oppgave 2.17

Finn støymarginen for en CMOS inverter ved å bruke analytiske uttrykk for utgangsspenning som funksjon av inngangsspenning. Anta at spenningsforsyningen er  $V_{DD} = 3.0V$  og  $V_{tn} = -V_{tp} = V_t = 0.5V$ , og  $\beta_p = \beta_n$ .

#### C.1 Løsningsforslag

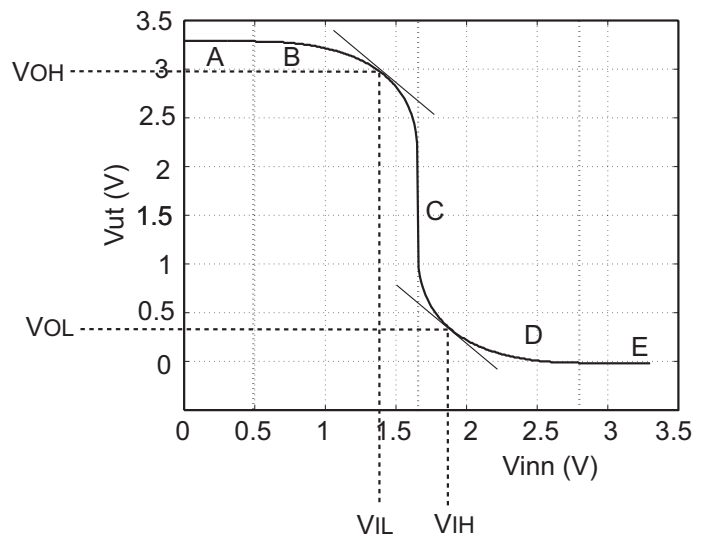


Fig. 4. CMOS Inverter DC (V-V) karakteristik med støymarginer. Der hvor forsterkningen er -1, dvs. der den deriverte av  $V_{ut} = -1$  får vi  $V_{IH}$ ,  $V_{IL}$ ,  $V_{OH}$  og  $V_{OL}$ . (FIG2.28)

Vi starter med  $VOH$  og  $VIL$  ved å se på område B. Vi har da at nMOS transistoren er i metning og pMOS transistoren er i lineært område.

$$I_{dsn} = I_{sdp}$$

$$\frac{\beta_n}{2} (V_{gsn} - V_{tn})^2 = \beta_p \left( V_{sgp} - |V_{tp}| - \frac{V_{sdp}}{2} \right) V_{sdp}$$

$$V_{ut} = V_{inn} + V_t + \sqrt{(V_{DD} - 2V_{inn})(V_{DD} - 2V_t)},$$

der  $-V_{tp} = V_{tn} = V_t$  og  $\beta_p = \beta_n$ .

Vi kan derivere  $V_{ut}$  mhp  $V_{inn}$  og sette den deriverte lik -1:

$$V_{ut} = V_{inn} + V_t + \sqrt{(V_{DD} - 2V_{inn})(V_{DD} - 2V_t)}$$

$$= V_{inn} + 0.5V + \sqrt{(3V - 2V_{inn})(3V - 1V)}$$

$$= V_{inn} + 0.5V + \sqrt{(3V - 2V_{inn})(2V)}$$

$$= V_{inn} + 0.5V + \sqrt{6V^2 - 4V \cdot V_{inn}}$$

$$\frac{\delta V_{ut}}{\delta V_{inn}} = 1 + \frac{1}{2}(6 - 4 \cdot V_{inn})^{-\frac{1}{2}} \cdot 4$$

$$\frac{2}{\sqrt{6 - 4 \cdot V_{inn}}} + 1 = -1$$

$$6 - 4 \cdot V_{inn} = 1$$

$$V_{inn} = \frac{5}{4}V$$

$$= 1.25V.$$

Vi finner  $V_{ut}$ :

$$V_{ut} = V_{inn} + 0.5V + \sqrt{6V^2 - 4V \cdot V_{inn}}$$

$$= 1.25V + 0.5V + \sqrt{6V^2 - 4V \cdot 1.25V}$$

$$= 1.75V + \sqrt{6V^2 - 5V^2}$$

$$= 2.75V$$

Vi kan finne  $VIH$  og  $VOL$  på tilsvarende måte. Dette gir:

- $V_{IL} = 1.25V$ .
- $V_{OH} = 2.75V$ .
- $V_{IH} = V_{DD} - V_{IL} = 1.75V$ .
- $V_{OL} = V_{DD} - V_{OH} = 0.25V$ .
- $NM_H = VOH - VIH = 2.75V - 1.75V = 1V$ .
- $NM_L = VIL - VOL = 1.25V - 0.25V = 1V$ .

#### D. Oppgave 2.20

Finn et analytisk uttrykk for  $V_{ut}$  som funksjon av  $V_{tn}$ ,  $V_{tp}$ ,  $\beta_n$  og  $\beta_p$  for en pseudo-nMOS inverter. Anta at inngangsspenningen er lik  $V_{DD}$ .

##### D.1 Løsningsforslag

Vi kan anta at nMOS transistoren er i lineært område fordi det er rimelig å anta at utgangsspenningen er nær jord (logisk 0). pMOS transistoren er i metning. Vi har da

$$I_{dsn} = I_{sdp}$$

$$\beta_n \left( V_{DD} - V_{tn} - \frac{V_{ut}}{2} \right) V_{ut} = \frac{\beta_p}{2} (V_{DD} - |V_{tp}|)^2$$

$$V_{DD} \cdot V_{ut} - V_{tn} \cdot V_{ut} - \frac{V_{ut}^2}{2} = \frac{\beta_p}{2\beta_n} (V_{DD} - |V_{tp}|)^2$$

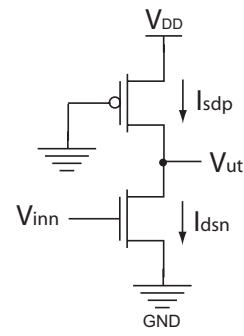


Fig. 5. Pseudo nMOS inverter. (FIG2.30a)

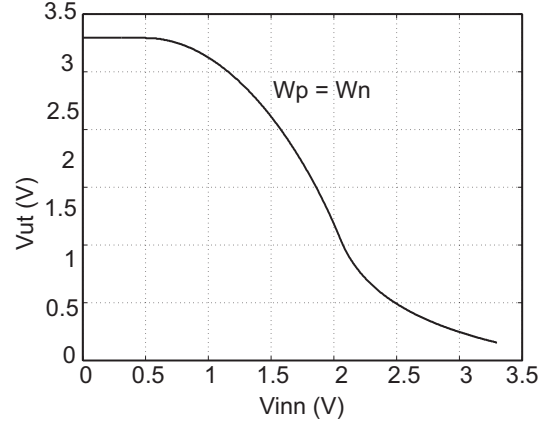


Fig. 6. Pseudo nMOS inverter DC karakteristikk med  $W_p/L_p = W_n/L_n$ . (FIG2.30c)

$$V_{ut}^2 - 2(V_{DD} - V_{tn})V_{ut} + \frac{\beta_p}{\beta_n} (V_{DD} - |V_{tp}|)^2 = 0 \quad (1)$$

Løsning på denne ligningen gir:

$$V_{ut} = (V_{DD} - V_{tn}) - \sqrt{(V_{DD} - V_{tn})^2 - 4 \frac{\beta_p}{\beta_n} (V_{DD} - |V_{tp}|)^2}$$

#### E. Oppgave 2.6

Anta en nMOS transistor i en  $0.6\mu$  prosess med en gateoksid tykkelse på  $100\text{\AA}$ . Anta at dopenivået er  $N_A = 2 \cdot 10^{17} \text{cm}^{-3}$  og at nominell terskelspenning er  $0.7V$ . Anta at substratet er jordat. Hva blir endringen i terskelspenningen ved romtemperatur når source økes fra  $0V$  til  $4V$ ?

##### E.1 Løsningsforslag

Udopet silisium har en konsentrasjon av frie ladningsbærere  $n_i = 1.34 \cdot 10^{10} \text{cm}^{-3}$ . Vi starter med å beregne overflatepotensialet:

$$\Phi_s = 2V_T \ln \frac{N_A}{n_i}$$

$$= 2 \cdot 0.026 \ln \frac{2 \cdot 10^{17}}{1.45 \cdot 10^{10}}$$

$$= 0.85V.$$

Vi beregner oksidkapasitans  $C_{ox}$

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

$$= \frac{3.45 \cdot 10^{-13}}{100 \cdot 10^{-8}}$$

$$\begin{aligned}
&= 3.45 \cdot 10^{-7} \frac{F}{\text{cm}^2} \\
&= 3.45 \cdot 10^{-15} \frac{F}{\mu\text{m}^2}
\end{aligned}$$

Vi kan uttrykke bodyeffektparameter:

$$\begin{aligned}
\gamma &= \frac{\sqrt{2q\epsilon_{Si}NA}}{C_{ox}} \\
&= \frac{\sqrt{2 \cdot 1.6 \cdot 10^{-19} \cdot (11.7 \cdot 8.85 \cdot 10^{-14}) \cdot 2 \cdot 10^{17}}}{3.45 \cdot 10^{-7}} \\
&= 0.75V^{\frac{1}{2}}.
\end{aligned}$$

Den effektive terskelspenningen kan nå beregnes:

$$\begin{aligned}
V_{tn} &= V_{tn0} + \gamma \left( \sqrt{\Phi_s + V_{sb}} - \sqrt{\Phi_s} \right) \\
&= 0.7V + 0.75 \left( \sqrt{0.85 + 4} - \sqrt{0.85} \right) \\
&= 1.66V.
\end{aligned}$$

Vi har da en endring i terskelspenning på 0.96V.

#### F. Oppgave 2.21

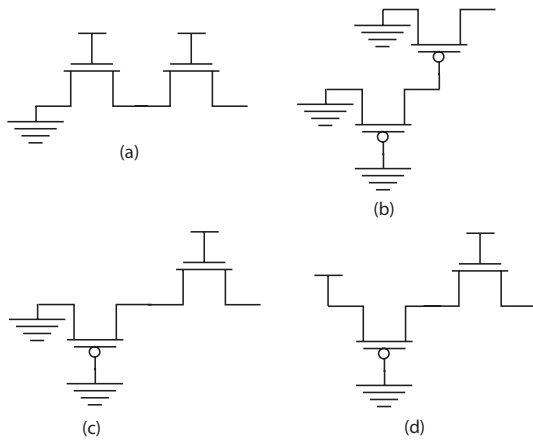


Fig. 7. Pass transistor kretser.

Finn uttrykk for utgangsspenningen i pass transistorene kretsene i Fig. 7.

#### F.1 Løsningsforslag

(a)  
0

(b)  
 $V_{ut} = 2|V_{tp}|.$

(c)  
 $V_{ut} = |V_{tp}|.$

(d)  
 $V_{ut} = V_{DD} - V_{tn}.$

#### REFERENCES

- [1] Neil H.E. Harris og David Harris "CMOS VLSI DESIGN, A circuit and system perspective" tredje utgave 2005, ISBN: 0-321-26977-2, Addison Wesley,