

Del 13: Interkonnekt

YNGVAR BERG

I. INNHOLD

TR ansistor Alle henvisninger til figurer er relevant for Weste & Harris [1].

1. *Innhold.*
2. *Introduksjon til interkonnekt.* Kapittel 4.5 side 196 - 197.
3. *Motstand i interkonnekt.* Kapittel 4.5.1 side 198 - 200.
4. *Kapasitans i interkonnekt.* Kapittel 4.5.2 side 200 - 205.
5. *Forsinkelse i interkonnekt.* Kapittel 4.5.3 side 205 - 207.
6. *Crosstalk.* Kapittel 4.5.4 side 207 - 210.
7. *Induktans.* Kapittel 4.5.5 side 210 - 215

II. INTRODUKSJON TIL INTERKONNEKT (Kapittel 4.5 side 196 - 197)

Interkonnekt, dvs. sammenkobling av delkretser, porter og transistorer er av stor betydning for ytelsen til en brikke. I moderne CMOS prosesser har en designer tilgang på mange metallag som typisk brukes til å koble sammen kretsmoduler globalt, porter relativt lokalt og transistorer lokalt. Ulike metallag har ulike elektriske egenskaper i form av egenmotstand og kapasitans, og vil derfor egne seg for å transportere ulike signaler. Kritiske signaler, for eksempel spenningsreferanser V_{DD} og GND og klokkesignaler, har høy prioritet og rutes typisk med gode ledere med liten motstand og kapasitans. Signaler som skal rutes globalt, dvs. fra en del av brikken til en annen del, må rutes slik at tidsforsinkelsen i *interkonnekt* (*ruting*) blir kritisk. Det er vanlig å bruke buffer for å drive signaler over en viss avstand (typisk mm).

prosesser typisk tilby metalledere i ulike metaller som har liten egenmostand.

A. Mål

Få en enkel oversikt over bredde på metalledere og avstand mellom metallag.

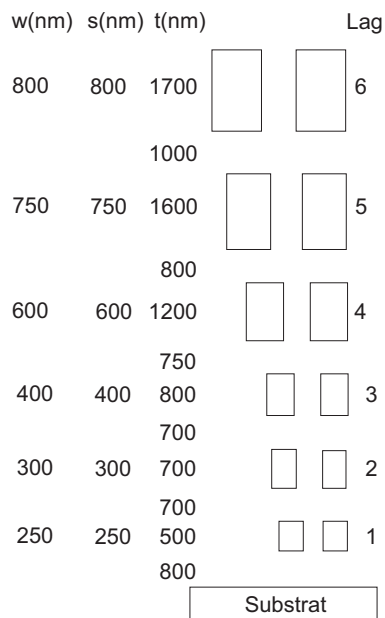


Fig. 1. Metallag i en hypotetisk CMOS prosess 200nm. (FIG4.31)

Ulike metallag i en typisk 200nm CMOS prosess er vist i Fig. 1. De ulike lagene vil variere med hensyn til kapasitiv last, men først og fremst egenmotstand. Dessuten vil moderne CMOS

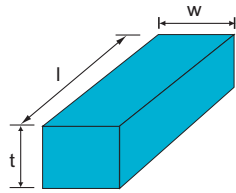


Fig. 2. Rektangulær metalleder. (FIG4.32)

Mostand i et ledende materiale med tykkelse t , lengde l og bredde w som vist i Fig. 2, kan uttrykkes som:

$$R = \frac{\rho l}{t w}, \quad (1)$$

der ρ er materialets egenmotstand. Vi kan uttrykke motstanden på formen:

$$R = R_{\square} \frac{l}{w}, \quad (2)$$

der $R_{\square} = \rho/t$ er enhets egenmotstand i Ω/square .

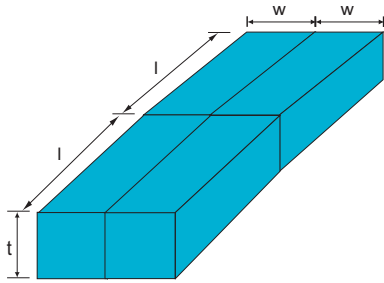


Fig. 3. Sammensatte rektangulær metalledere. (FIG4.32)

Dersom vi setter sammen 4 rektangulære metalledere får vi en metalleder med dobbel bredde og dobbel lengde som vist i Fig. 3. Vi kan beregne den effektive motstanden for lederen i Fig. 3 ved:

$$\begin{aligned} R_{\text{effektiv}} &= R_{\square} \frac{2l}{2w} \\ &= R_{\square} \frac{l}{w} \end{aligned} \quad (3)$$

Vi ser at den effektive motstanden for en metalleder vil dobles dersom vi dobler langden og halveres dersom vi dobler bredden. En dobling av både bredde og lengde gir derfor ingen endring i den effektive motstande, men vil resultere i fire ganger så stort arealet og dermed en betydelig økning i kapasitans.

I tabell I er egenmotstand for ulike metaller oppgitt. Tradisjonelt har metallet som har vært anvendt i CMOS vært utelukkende Aluminium. Vi ser at kobber har vesentlig mindre egenmotstand enn aluminium. Dette er grunnen til at man i moderne CMOS prosesser har begynt å bruke kobber for enkelte metallag. Signaler som er kritiske med hensyn på tidsforsinkelse bør rutes i kobber dersom det er tilgjengelig.

Typisk effektiv motstand for ulike lag i en typisk 180nm CMOS prosess er vist gitt i tabell II. De øvre metallagene har lavere effektiv motstand fordi de er tykkere (t). Effektiv

Metall	Egenmotsand ($\mu\Omega \cdot \text{cm}$)
Sølv (Ag)	1.6
Kobber (Cu)	1.7
Gull (Au)	2.2
Alluminium (Al)	2.8
Tungsten (W)	5.3
Molybden (Mo)	5.3
Titanium (Ti)	43.0

TABLE I

Egenmotstand for ulike metaller ved 22°C.

Metall	Egenmostand (Ω/\square)
Diffusjon (salicid)	3-10
Diffusjon	50-200
Polysilisium (salicid)	3-10
Polysilisium	50-400
Metall 1	0.08
Metall 2	0.05
Metall 3	0.05
Metall 4	0.03
Metall 5	0.02
Metall 6	0.02

TABLE II

Effektiv motstand for ulike lag i en CMOS prosess.

motstand i polysilisium, diffusjon og brønner er avhengig av dopenivået.

Kontakter og viakontakter (kontakter mellom ulike metallag) har effektiv motstand som er avhengig av materialene som kobles sammen og kontaktens størrelse. Typiske verdier for kontakter er 2 – 20 Ω . Det er mer effektivt, dvs. resulterer i mindre total motstand, å bruke mange små kontakter enn en stor kontakt som vist i Fig. 4.

A. Mål

Kunne beregne effektiv motstand i ulike lag i en CMOS prosess.



Fig. 4. Mange viakontakter for å redusere motstand. (FIG4.33)

Et *dielektrikum* fungerer som en elektrisk isolator, dvs. et materiale som har meget høy motstandsverdi. Et dielektrikum mellom to ledende lag vil utgjøre en kapasitans per arealenheter som kan uttrykkes som

$$C = \frac{k\epsilon_0}{d}, \quad (4)$$

der k^1 er *relativ permittivitet* til dielektrikum, ϵ_0 er permittivitet i vakum og d er tykkelsen på det dielektriske materialet. Ofte blir relativ permittivitet uttrykt som *dielektrisk konstant*. Dielektrisk konstant og relativ permittivitet er synonyme begreper.

For en MOS transistor har vi $k = \epsilon_{ox}/\epsilon_0$ og $d = t_{ox}$.

A. Lav- k (Low- k)

Et *lav- k dielektrikum* har lav dielektrisk konstant. Lav dielektrisk konstant vil gi raskere kretser, både fordi kapasitans knyttet til transistorer (gate kapasitans) og kapasitans i ledere vil bli redusert, men dette vil gå på bekostning av lekkasjestrømmer som for eksempel tunnelering fra og til gate. Det eksperimenteres med ulike dielektrikum med lavere dielektrisk konstant for å øke hastigheten til digitale systemer.

B. Høy- k (High- k)

For å redusere lekkasjestrømmer i dielektriske materialer eksperimenteres det med dielektriske materialer som har høyere dielektrisk konstant. Dette kalles *høy- k dielektrikum*. Alternativt til høy- k vil være å øke dybden på det dielektriske materialet for å redusere lekkasjestrømmer, men da vil det bli vanskeligere å redusere størrelsen på komponenter og ledere.

C. Mål

Forstå behovet for dielektrikum og hvorfor det er behov for lav- k - og høy- k dielektrikum.

En isolert leder over substrat kan modelleres som en leder over jordplan. *Kapasitans* i ledere har to hovedkomponenter:

1. Parallell plate kapasitans fra lederen mot jordplanet.
2. Sideveis kapasitans for metalleder (fringing fields).

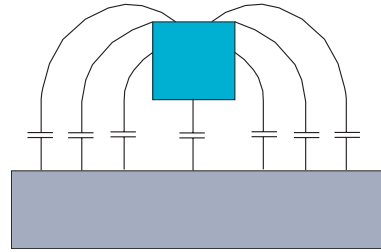


Fig. 5. *Kapasitans knyttet til en metalleder over substrat. (FIG4.34)*

I tillegg vil en metalleder ha kapasitans mot andre metalledere i samme lag. Kapasitans for metalleder mot jordplan er illustrert i Fig. 5. En enkel modell for parallell plate kapasitans er gitt av:

$$C = \frac{\epsilon_{ox}}{h}wl, \quad (5)$$

der ϵ_{ox} er permittivitet i silisiumdioksid, w og l er bredde og lengde på metallederen og h er avstanden fra substratet til metallederen.

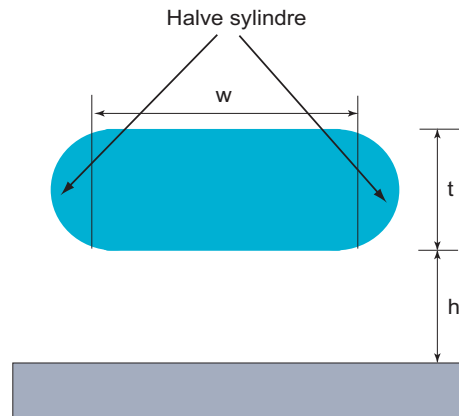


Fig. 6. *Kapasitans modell (Yuan & Trick). (FIG4.35)*

En kapasitansmodell der metallkantene blir modellert som halve sylindre er vist i Fig. 6. Halvsylinder vil ha en radius lik $t/2$ og bredden på metallederen beregnes til $w - t/2$. En forholdsvis kompleks, men relativt nøyaktig modell (ca. 10% for $t/w < 2$) for kapasitans er gitt av:

$$C = \epsilon_{ox}l \left(\frac{w - \frac{t}{2}}{h} + \frac{2\pi}{\ln \left(1 + \frac{2h}{t} + \sqrt{\frac{2h}{t} \left(\frac{2h}{t} + 2 \right)} \right)} \right), \quad (6)$$

der vi antar at $t \approx h$.

En empirisk modell for interkonnekt kapasitans er gitt av:

$$C = \epsilon_{ox}l \left(\frac{w}{h} + 0.77 + 1.06 \left(\frac{w}{h} \right)^{0.25} + 1.06 \left(\frac{t}{h} \right)^{0.5} \right), \quad (7)$$

¹Merk at dette ikke er Boltzmanns konstant.

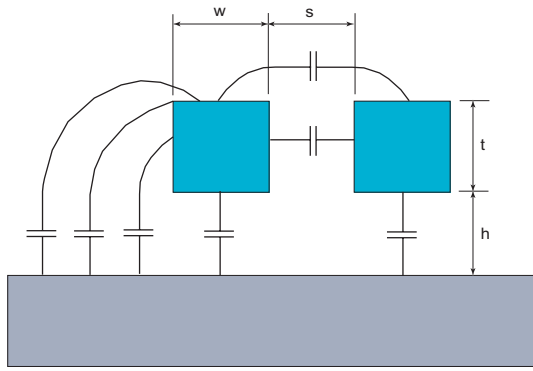


Fig. 7. Kapasitans knyttet til en metalleder over substrat og mellom metalledere i samme lag. (FIG4.34)

der feilen er mindre enn 6% for $t/w < 3.3$.

Modellene som er presentert tar ikke hensyn til nærliggende metalledere i samme lag eller nærliggende metalledere i lag rett over selve lederen. Vi kan utvide modellene ved å betrakte lag (ledere) over og under som parallelle plater. Dette gir et konservativt anslag for kapasitans. I Fig. 7 er det vist to metalledere i samme lag med avstand s .

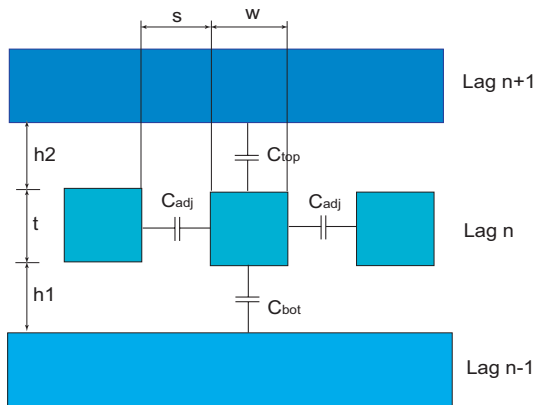


Fig. 8. Kapasitansmodell som tar hensyn til nærliggende metalledere. (FIG4.36)

En modell for kapasitans som tar hensyn til nærliggende metalledere er vist i Fig. 8. Vi kan bruke en konservativ modell for beregning av kapasitansen ved å dele opp i topp, bunn og sideveis kapasitanser:

$$\begin{aligned} C_{gnd} &= C_{bot} + C_{top} \\ C_{total} &= C_{gnd} + C_{adj}. \end{aligned} \quad (8)$$

Den totale kapasitansen knyttet til en metalleder vil være avhengig av avstand til andre metalledere i samme lag og metalledere i nabolag.

A. Mål

Kunne modellere kapasitans i interkonnekt.

Det er to grunner til at interkonnekt bidrar til å øke tidsforsinkelse i en krets:

1. Ruting av signaler (i metall) vil legge last til utgangen på en port.
2. Lange ledere har signifikant motstand.

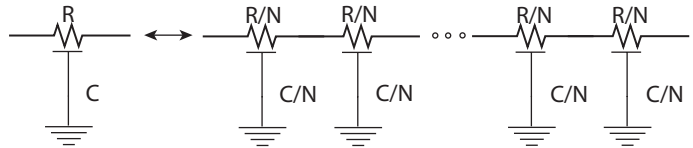


Fig. 9. Oppdeling av en leder i N deler. (FIG4.38)

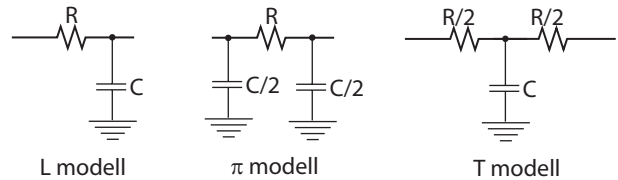


Fig. 10. Ulike modeller for forsinkelse i interkonnekt. (FIG4.38)

Det er enkelt å utvide Elmore forsinkelsesmodell med forsinkelse i interkonnekt. Motstand og kapasitans i en leder kan approksimeres ved å dele opp lederen i små avdelinger som vist i Fig. 9. Det er tre standard metoder for approksimasjon som benyttes; *L modell*, *π modell* og *T modell* som vist i Fig. 10. *L modellen* krever et høyt antall avdelinger for å produsere et nøyaktig resultat og anvendes derfor ikke så ofte. *π modellen* gir god nøyaktighet (3% avvik) for 3 eller flere avdelinger. *L modellen* kan sammenlignes med *π modellen* men vil være mer krevende å benytte fordi antallet elektriske noder er større. Vi ser at både kapasitans og motstand i en metalleder vil øke med lengde som medfører at forsinkelse i lederen øker kvadratisk.

Det er vanligst å bruke metallag til å rute signaler (interkonnekt) på grunn av liten egenmotstand.

A. Eksempel

Gitt en 5mm lang og $0.32\mu\text{m}$ bred leder i metall 2 i en 180nm prosess med egenmotstand $0.05\Omega/\square$ og kapasitans $0.2\text{fF}/\text{cm}$. Bruk *π modell* med tre segmenter (avdelinger) og lage en modell for lederen.

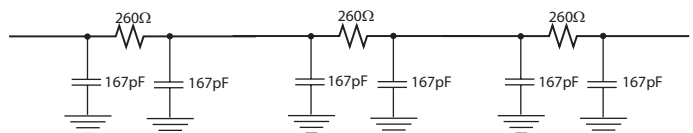


Fig. 11. *π modell* av leder. (FIG4.39a)

3-segment *π modell* for leder er vist i Fig. 11. Lederen er $5000\mu\text{m}/0.32\mu\text{m}$ som utgjør 15625 arealenheter. Total motstand er $(0.05\Omega/\square \cdot 15625 \square = 781\Omega)$. Total kapasitans er $(0.2\text{fF}/\mu\text{m}) \cdot (5000\mu\text{m}) = 1\text{pF}$. Hvert *π*-segment har en tredjedel av den totale motstanden og kapasitansen.

Kunne modellere forsinkelse i en en metallleder ved hjelp av oppdeling av lederen i avdelinger med kapasitans og motstand.

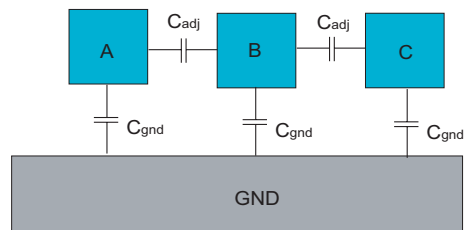


Fig. 12. Kapasitans mellom naboledere i samme lag og til GND. (FIG4.41)

I Fig. 12 er det vist kapasitans mellom naboledere i samme lag og til GND. Når A svitsjer² vil dette påvirke nabolederen B som også vil få en spenningsendring i samme retning. Den kapasitive påvirkningen kalles *crosstalk*. Crosstalk kan påvirke naboen lederen slik at nabolederen får økt eller redusert sin egens svitsjetid. Påvirkningsgraden er avhengig av kapasitand mellom lederne og den totale kapasitans knyttet til lederen som påvirkes av crosstalk.

A. Forsinkelse

B	ΔV	$C_{eff}(A)$	MCF
Konstant	V_{DD}	$C_{gnd} + C_{adj}$	1
Svitsjing i samme retning	0	C_{gnd}	0
Svitsjing i motsatt retning	$2V_{DD}$	$C_{gnd} + 2C_{adj}$	2

TABLE III

Crosstalk avhengighet av svitsjeretninger.

Dersom en leder og nabolederen svitsjer i samme retning vil lederne påvirke hverandre positivt, dvs. redusert, med hensyn på forsinkelse. I tabell III er det vist hvordan crosstalk påvirkes av svitsjeretninger. Ladning som overføres til en koblingskondensator er gitt av

$$Q = C_{adj}\Delta V, \quad (9)$$

der ΔV er spenningsendringen mellom de elektriske nodene (ledere). Dersom for eksempel A svitsjer og B ligger fast blir $\Delta V = V_{DD}$. Dersom nodene A og B svitsjer i motsatt retning blir $\Delta V = 2V_{DD}$. Dette kalles *Miller effekt*. *Miller koblingsfaktor (MCF)* modellerer kapasitansen mellom to elektriske nodere (ledere). En vanlig verdi for MCF er 1.5.

En konservativ modell for MCF er 2 ved beregning av propageringsforsinkelse og 0 ved beregning av contamination forsinkelse.

A.1 Eksempel

To ledere med lengde $1mm$ har kapasitans $0.1fF/\mu m$ til jord og $0.1fF/\mu m$ til nabolederen. Hver leder blir drevet av en inverter med effektiv motstand lik $1k\Omega$.

Vi kan beregne contamination- og propageringsforsinkelse ved å finne de relevante kapasitansene; $C_{gnd} = C_{adj} = (0.1fF/\mu m) \cdot (1000\mu m) = 0.1pF$. Tidsforsinkelsen er gitt av RC_{eff} . Contamination forsinkelse kan beregnes ved at vi antar at nodene svitsjer i samme retning slik at $C_{eff} = C_{gnd}$ og dermed

²Transisjon fra 0 til 1 eller fra 1 til 0.

$t_{cd} = (1k\Omega) \cdot (0.1pF) = 100ps$. Ved beregning av propageringsforsinkelse antar vi at lederne svitsjer i motsatt retning slik at $C_{eff} = C_{gnd} + 2C_{adj} = 0.3pF$ som gir $t_{pd} = (ik\Omega) \cdot (0.3pF) = 300ps$.

B. Crosstalk støy

Når to ledere ligger forholdsvis nær hverandre vil de kunne påvirke hverandre elektrisk gjennom parasittiske (crosstalk) kapasitanser. En slik påvirkning er derfor kapasitiv. Anta et en leder B skal ligge på en fast spenningen og at en leder A svitsjer. Dersom A påvirker spenningen på B gjennom crosstalk kaller vi dette for *crosstalk støy*. I dette tilfellet kaller vi A for *aggressor* og B for *victim*.

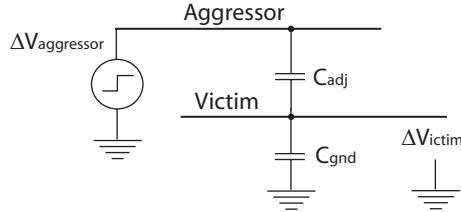


Fig. 13. Aggressor og victim. (FIG4.42)

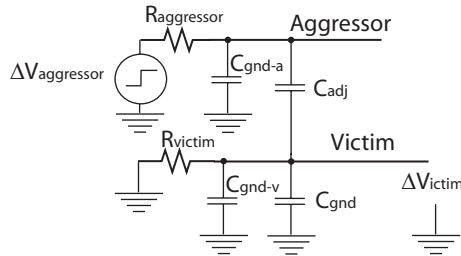


Fig. 14. Aggressor og victim med drivere. (FIG4.43)

I Fig. 13 ser vi to ledere med kapasitansen C_{adj} mellom lederne. Den ene lederen (victim) påvirkes av spenningsendring på den andre lederen (aggressor):

$$\Delta V_{victim} = \frac{C_{adj}}{C_{gnd} + C_{adj}} \Delta V_{aggressor}, \quad (10)$$

der $\Delta V_{aggressor}$ er spenningsendring på aggressor lederen. Dersom victim lederen drives vil strømmen som driveren leverer redusere crosstalk støy for victim. Dette kan modelleres som

$$\Delta V_{victim} = \left(\frac{C_{adj}}{C_{gnd} + C_{adj}} \right) \left(\frac{1}{1+k} \right) \Delta V_{aggressor}, \quad (11)$$

der

$$\begin{aligned} k &= \frac{\tau_{aggressor}}{\tau_{victim}} \\ &= \frac{R_{aggressor} (C_{gnd-a} + C_{adj})}{R_{aggressor} (C_{gnd-v} + C_{adj})}, \end{aligned} \quad (12)$$

der C_{gnd-a} og C_{gnd-v} er henholdsvis kapasitans for aggressor- og victim til jord som vist i Fig. 14. Crosstalk støy er mest dominerende når victim er udrevet eller svakt drevet i forhold til aggressor, dette medfører at $k < 1$.

Effekten av crosstalk er vist i Fig. 15.

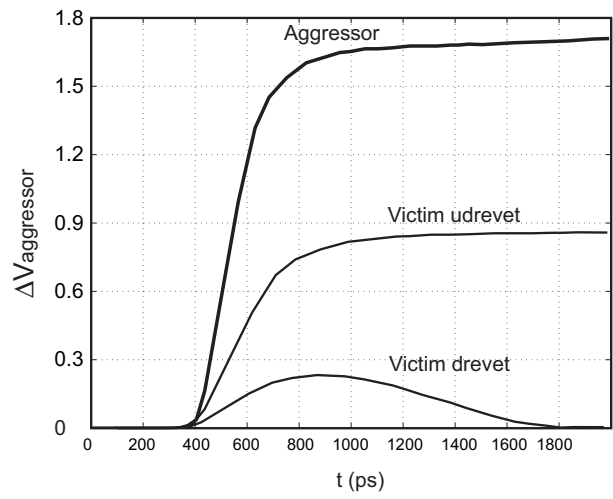


Fig. 15. Crosstalk. (FIG4.44)

C. Mål

Kunne estimere contamination forsinkelse og propageringsforsinkelse inkludert crosstalk kapasitanser. Etablere en enkel forståelse for hvordan crosstalk introduserer støy i integrerte kretser.

D. Notater

*r. (INF3400 Del Z: , Kapittel z side Z - ZZ)

Vanligvis sier vi at strømmer endrer spenninger i dynamiske noder ved å lade opp eller ut kapasitans knyttet til utganger på porter. I tillegg går det noen ganger strømmer mellom spenningsreferansene V_{DD} og V_{SS} (jord). I virkligheten vil strømmer følge løkker i en integrert krets, typisk via spenningsreferansene. Strømmer som følger en løkke vil generere et magnetisk felt som er proporsjonalt med løkkens areal og strømstyrken. Endring av strømmen krever energi til å forandre det magnetiske feltet. Dette betyr at strømdringer inducerer en spenningsendring som er proporsjonal med endringsraten. Proporsjonalitetskonstanten kalles *induktans* L . Vi kan uttrykke den induserte spenningen som:

$$V = L \frac{dI}{dt}. \quad (13)$$

Induktans og kapasitans bestemmer lyshastigheten i et materiale. Selv om motstanden er 0, som vil gi $RC = 0$ dvs. ingen RC forsinkelse, kan vi uttrykke lysets tidsforsinkelse i en leder med lengde l og med kapasitans per enhetslengde C og induktans per enhetslengde L som

$$t_{pd} = l\sqrt{LC}. \quad (14)$$

Vi kan uttrykke signalhastighet v som

$$\begin{aligned} v &= \frac{1}{\sqrt{LC}} \\ &= \frac{1}{\sqrt{\epsilon_{ox}\mu_0}} \\ &= \frac{c}{\sqrt{k}}, \end{aligned} \quad (15)$$

der μ_0 er magnetisk permittivitet i vakum ($4\pi \cdot 10^{-7} H/m$) og c er lyshastigheten i vakum ($3 \cdot 10^8 m/s$). Det vil si at signaler oppnår ca. halve lyshastigheten. Dersom man velger et dielektrisk materiale med lav dielektrisk konstant eller relativ permittivitet $k < 3.9$ vil hastigheten øke.

Endringer i magnetfelt kan forårsake at strømveier endres og dette vil kunne redusere hastighet som følge av *induktiv crosstalk*.

Induktansen til en leder med lengde l og bredde w lokalisert i høyde h over et jordplan kan (forenklet) uttrykkes som:

$$L = l \frac{\mu_0}{2\pi} \ln\left(\frac{8h}{w} + \frac{w}{4h}\right), \quad (16)$$

dersom vi antar at $w < h$ og tykkelsen på lederen er neglisjerbar. Typiske induktanser på en integrert krets er i området $0.15 - 1.5 pH/\mu m$ avhengig av nærhet av forsyningsplan (V_{DD} eller jord gnd).

Strømmer vil følge veier med lavest impedans $Z = R + j\omega L$. Ved høye frekvenser ω vil impedansen domineres av induktans. Induktansen reduseres når strømmen går nær overflaten av den nærmeste returveien for strømmen. Denne effekten kalles *skinn effekt* ("skin effect") og kan i praksis redusere det effektive tverrsnittet av den tykkeste lederen og dermed øke den effektive motstanden i lederen ved høye frekvenser. *Skinn dybde* kan uttrykkes som:

$$\delta = \sqrt{\frac{2\rho}{\omega\mu_0}}, \quad (17)$$

der ρ er egenmotstanden til lederen, og ω er frekvensen (klokkefrekvensen) i systemet.

A. Eksempel

Finn skinnndybden for signaler med $100ps$ i en kobber leder ($\rho = 1.7 \cdot 10^{-8} \Omega \cdot m$).

A.1 Løsning

Vi vet at magnetisk permittivitet i vakum $\mu_0 = 4\pi \cdot 10^{-7} H/m$. Gitt gjennomsnittelig stige- og falltid kan vi anta at klokkefrekvensen til systemet er $(1/6) \cdot (1/\rho) \approx 1.67 \cdot 10^9 Hz$. Dette gir en skinnndybde for lederen

$$\begin{aligned} \delta &= \sqrt{\frac{2\rho}{\omega\mu_0}} \\ &= \sqrt{\frac{2(1.7 \cdot 10^{-8} \Omega \cdot m)}{(2\pi \cdot 1.67 \cdot 10^9 rad/s)(4\pi \cdot 10^{-7} H/m)}} \\ &\approx 1.6 \mu m \end{aligned}$$

Skinndybde blir et større problem i mer moderne teknologier (prosesser) pga. av høye frekvenser. Da vil nytten av å bruke tykke ledere bli redusert.

B. Betydning av induktans i integrerte kretser

Den viktige frekvensen er den høyeste frekvensen med signifikant effekt i signalets Fourier transform. Dette er en frekvens som er internt i en integrert krets og assosiert med prosessparameterverdier som gir høyest hastighet:

$$\omega = \frac{2\pi}{6t_{rf}}. \quad (18)$$

Ekstrahering av induktans er generelt et tredimensjonalt problem og ekstremt tidkrevende for komplekse geometrier. Inkludering av induktans i simuleringer er vanskelig og derfor er det vanlig å holde seg til designregler som gjør at man kan neglisjere induktans.

Induktans har alltid vært viktig for innkapsling av integrerte kretser fordi de fysiske størrelsene blir store i forhold til internt i de integrerte kretsene. Induktans internt i integrerte kretser er viktig for ledere der lyshastigheten er større enn RC forsinkelse for lederen. Lyshastigheten øker linerært med lederens lengde mens RC forsinkelse øker kvadratisk. Vi kan derfor estimere lengden på ledere der induktans ikke har betydning.

$$\frac{t_r}{2\sqrt{LC}} < l < \frac{2}{R} \sqrt{\frac{L}{C}}. \quad (19)$$

C. Eksempel

Anta et signal i metall 2 med en egenmotstand $0.05 \Omega/\square$ og en bredde på $0.5 \mu m$. Kapasitansen er $0.2 fF/\mu m$ og induktansen er $0.5 pH/\mu m$. Finn hastigheten til signalet og finn lengden der induktansen er signifikant (som funksjon av stighetid).

C.1 Løsning

Hastigheten er gitt av

$$\begin{aligned} v &= \frac{1}{\sqrt{LC}} \\ &= \frac{1}{\sqrt{(0.5pH/\mu m)(0.2fF/\mu m)}} \\ &= 10^8 m/s \\ &= \frac{1}{3}c. \end{aligned}$$

$10^8 m/s$ tilsvarer $10^{-4} m/ps = 100 \mu m/ps = 0.1 \mu m/fs$. For at induktans skal ha betydning må lengden l på ledere tilfredstille

$$\begin{aligned} l &< \frac{2}{R} \sqrt{\frac{L}{C}} \\ &< \frac{2}{2 \cdot 0.05 \Omega/\mu m} \sqrt{\frac{0.5pH/\mu m}{0.2fF/\mu m}} \\ &< 1000 \mu m. \end{aligned}$$

I tillegg har vi at

$$\begin{aligned} l &> \frac{t_r}{2\sqrt{LC}} \\ &> \frac{v}{2} t_r \\ &> 50t_r, \end{aligned}$$

der l er uttrykt i μm og t_r i ps . Vi ser at dersom $t_r > 20ps$ vil signalforsinkelsen være dominert av RC effekter (og stigetid). Induktans har bare betydning når stigetiden er svært liten.

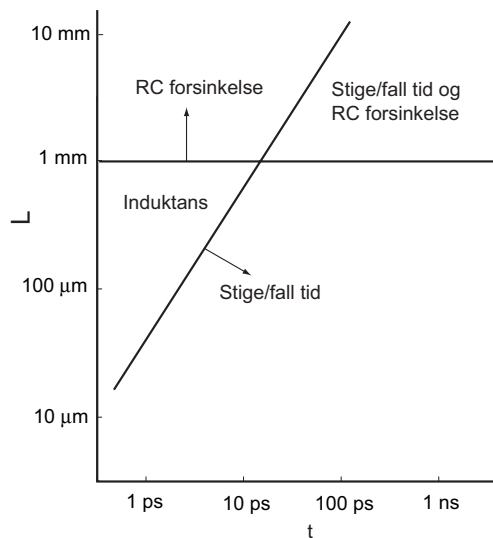


Fig. 16. Induktans. (FIG4.45)

Vi kan se at når stigetid (og falltid) reduseres som følge av teknologiutviklingen, se Fig. 16, med stadig mindre dimensjoner vil sannsynligheten for at induktans vil få betydning øke.

D. Induktans i forskyvningslinjer

Ved distribusjon av spenningsforsyninger eller spenningsreferanser, typisk V_{DD} og V_{SS} , kreves mye strøm for å sikre at referansene er stabile. Dette krever mye strøm som må tilføres eksternt via innganger til den integrerte kretsen. Dersom forsyningslinjene ikke blir tilført nok strøm vil vi få støy på forsyningslinjene, dette vil fremstå som spenningsvariasjon på V_{DD} og

V_{SS} . Ved å ta med induktans ved simulering av forsyningslinjer vil man få et bedre inntrykk av forsyningsstøy.

Generelt er det slik at metallag som som ligger langt fra substratet (dvs. øverst) er tykke slik at motstand og derfor RC er liten. Dette kan bidra til å øke betydningen av induktans fordi den øvre grensen for lederlengde der induktans har betydning er omvent proporsjonal med egenmotstanden. Induktans bidrar til å øke tidsforsinkelse.

Anta en $5mm$ metalleder (metall 6) rett over et jordplan (gnd i metall 5) som skal distribuere klokkesignaler med en last lik $2pF$. Dersom bredden er $4.8 \mu m$, vil motstanden være lik $4 \Omega/mm$, kapasitansen vil være $0.4pF/mm$ og induktans blir $0.12nH/mm$.

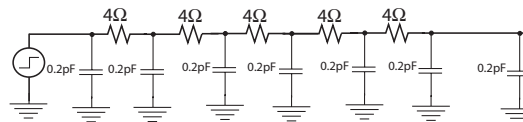


Fig. 17. RC forsinkelseslinje. (FIG4.46a)

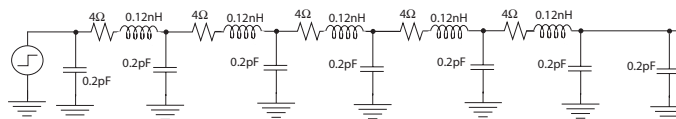


Fig. 18. RLC forsinkelseslinje. (FIG4.46b)

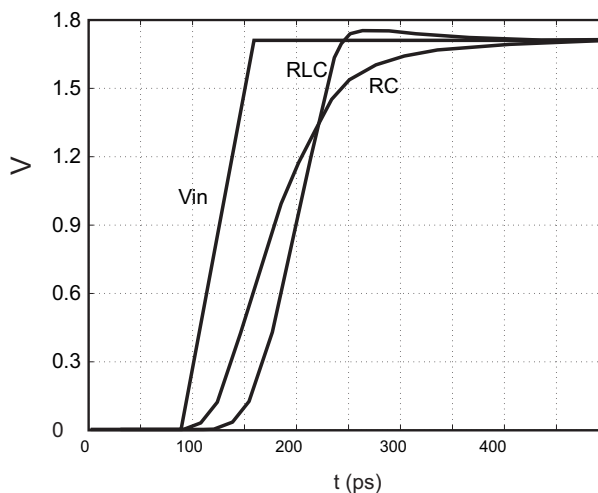


Fig. 19. Flanke med og uten induktans. (FIG4.46c)

En RC modell av linjen uten induktans er vist i Fig. 17. I Fig. 18 er induktansen tatt med i en π -modell. Stigetiden for et inngangssignal er $80ps$. Modellen som tar med induktansen viser større forsinkelse før signalet, i enden av ledere, begynner å stige som vist i Fig. 19. I tillegg kommer en "overshoot", men selve flanken bli skarpere. En god matching mellom impedansen i driveren og i lasten inkludert ledere kan resultere i mindre propageringsforsinkelse. Induktanseffekter er spesielt vanlig i distribusjon av klokke.

Induktansen i ledere og Skinn effekten kan reduseres ved å riktig konstruksjon av ledere, som vist eksempel Fig. 20. En bred leder som skal distribuere en klokke signal, CLK , bør deles opp i separate ledere som skilles med jord (gnd). Dette vil bidra til å generere returveider for strøm som er jordet. En

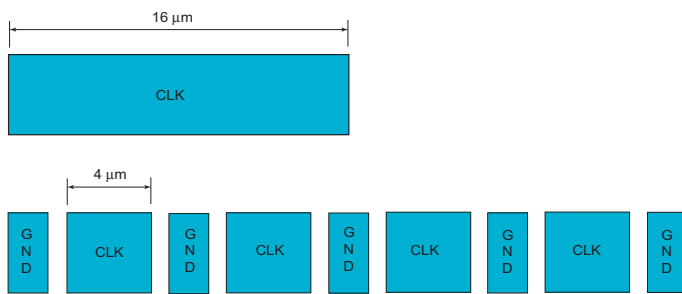


Fig. 20. Design av klokkefordeling for reduksjon av induktans. (FIG4.47)

signalbuss som plasseres høyt over et jordplan er spesielt utsatt for induktans.

Beregning av induktanser i integrerte kretser er vanskelig. Verktøy vil ofte ikke ekstatere presise induktanser.

E. Mål

Forstå hvordan induktans oppstår i integrerte kretser. Kunne modellere induktans og effekten av induktans. Kunne designe for å redusere induktans.

F. Notater

π modell 4
 k 3
 Crosstalk 5
 Crosstalk støy 6
 Dielektrikum 3
 Dielektrisk konstant k 3
 Egenmotstand 2
 Høy- k dielektrikum 3
 Induktans 7
 Induktiv crosstalk 7
 Interkonnekt 1
 Kapasitans i ledere 3
 L modell 4
 Lav- k dielektrikum 3
 MCF 5
 Miller effekt 5
 Miller koblingsfaktor (MCF) 5
 Ruting 1
 Skinn dybde 7
 Skinn effekt 7
 T modell 4

REFERENCES

- [1] Neil H.E. Harris og David Harris "CMOS VLSI DESIGN, A circuit and system perspective" tredje utgave 2005, ISBN: 0-321-26977-2, Addison Wesley,
- [2] Yngvar Berg "INF3400 Del:Z"