

INF3400 Digital Mikroelektronikk

Oppgaver DEL 6

YNGVAR BERG

I. DEL 6

Del 6: Tidsforsinkelse i logiske kjeder

II. OPPGAVER

A. Eksamensoppgave 2005

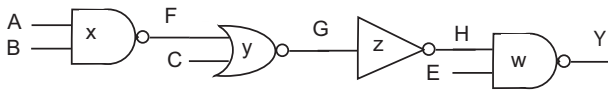


Fig. 1. Kjede med porter.

Finn logisk effort for portene og kjeden i Fig. 1. Anta at utgangen Y skal drive 4 enhetsinvertere. Finn elektrisk effort for portene og kjeden. Hva blir kjedens effort F ?

B. Eksamensoppgave 2005

Hva blir optimale port effort for kjeden i Fig. 1? Finn kjedens parasittiske tidsforsinkelse og minimum kjedeforsinkelse. Anta videre at parasittisk tidsforsinkelse skal utgjøre halvparten av minimum kjedeforsinkelse. Finne en verdi for x slik at parasittisk tidsforsinkelse utgjør halvparten av minimum kjedeforsinkelse.

C. Eksamensoppgave 2005

Finn transistorstørrelser som gir minimum kjedeforsinkelse når parasittisk kjedeforsinkelse er halvparten av minimum kjedeforsinkelse.

D. Eksamensoppgave 2005 prøveeksamen

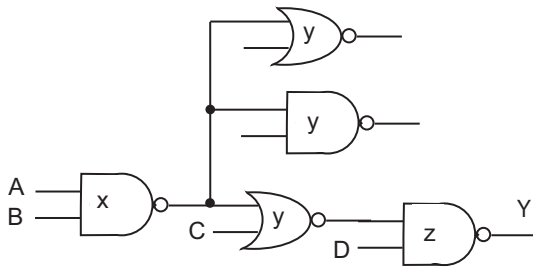


Fig. 2. Kjede med porter.

Finn logisk effort for portene og kjeden i Fig. 2. Anta at utgangen Y skal drive 4 enhetsinvertere. Finn elektrisk for kjeden. Hva blir kjedens effort F ?

E. Eksamensoppgave 2005 prøveeksamen

Hva blir optimal port effort for kjeden i Fig. 2? Finn kjedens parasittiske tidsforsinkelse og minimum kjedeforsinkelse. Anta videre at parasittisk tidsforsinkelse skal utgjøre halvparten av minimum kjedeforsinkelse. Finne en verdi for x slik at parasittisk tidsforsinkelse utgjør halvparten av minimum kjedeforsinkelse.

F. Oppgave 6.3

Tegn sjematikk for en 12inngangs OR port implementert med NAND og NOR porter med maksimalt 3 innganger hver.

G. Oppgave 6.10

Tegn sjematikk for HI-skew og LO-skew 3inngangs NAND og NOR porter. Hva er logisk effort for portene for kritisk transisjon?