

# INF3400 Digital Mikroelektronikk

## Oppgaver DEL 9

YNGVAR BERG

### I. OPPGAVER

#### A. Oppgave 6.27

Tegn transistorskjema for dynamisk footed 3inngangs NAND og NOR porter. Angi bredde på transistorene. Hva blir logisk effort for portene.

#### B.

Tegn transistorskjema for funksjonen  $F = A \cdot B \cdot (C + D)$  ved å bruke domino logikk.

#### C. Oppgave 6.28

Tegn transistorskjema for en 3inngangs dual-rail domino OR/NOR port.

#### D.

Tegn transistorskjema for funksjonen  $F = A \cdot B \cdot (C + D)$  med en differensiell dynamisk port med dynamisk bløder. Diskuter fordeler og ulemper med denne implementasjon i forhold til domino logikk.

#### E.

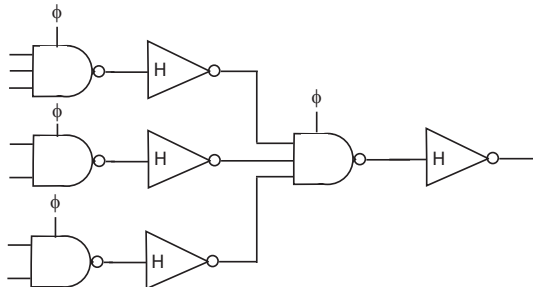


Fig. 1. *Dynamisk kjede.*

Finn tidsforsinkelse i den dynamiske kjeden som er vist i Fig. 1.

#### F. Eksamensoppgave 2005

Tegn transistorskjema for en 3inngangs dynamisk footed NAND port. Anta at bredden på pMOS transistoren er 1, finn fornuftige verdi på bredden (N) på nMOS transistorene.

#### G. Eksamensoppgave 2005

Hva blir parasittisk tidsforsinkelse for nedtrekket for 3inngangs dynamisk footed NAND porten?