

UNIVERSITETET I OSLO

Det matematisk-naturvitenskapelige fakultet

Eksamen i: INF1400 – Digital teknologi
Eksamensdag: 17. desember 2003
Tid for eksamen: 9-12
Vedlegg: Ingen
Tillatte hjelpemidler: Alle trykte og skriftlige samt kalkulator
Oppgavesettet er på 2 sider

Kontroller at oppgavesettet er komplett før du begynner å besvare spørsmålene

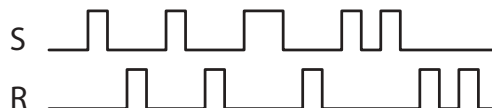
Oppgave 1 – Karnaughdiagram (vekt 20%)

Bruk Karnaughdiagram for å forenkle følgende funksjon:

$$y = a' b' c' d' + a' b c' d' + a b' c' d' + a' b c d + a b c d + a' b c d' + a b c d'$$

Oppgave 2 – SR latch (vekt 20%)

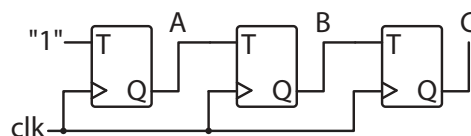
Anta at en SR latch har følgende inngangssignal over et gitt tidsintervall:



Skisser utgangssignalet fra SR latchen over samme tidsintervall

Oppgave 3 – Sekvensiell krets (vekt 20%)

I figuren under er det vist en sekvensiell krets basert på 3 stk. T flip-flop's.



3a Skisser utgangssignalene A, B og C over 10 klokkeperioder. Anta at alle signaler er "0" i utgangspunktet.

3b Er dette en synkron-binærteller eller en rippel-binærteller, eller noe annet?

Oppgave 4 – Tilstandsmaskin (vekt 20%)

Under er det vist en tilstandstabell for en tilstandsmaskin med inngang x og utgang y . Tegn opp et tilstandsdiagram basert på tabellen. Husk å påføre inngangsverdier og utgangsverdier.

Nåværende tilstand		Neste tilstand	
Q_A	x	Q_A	y
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Oppgave 5 – Minne/adder (vekt 20%)

Anta at vi har en ROM minnekrets som kan lagre 8 stk. 2-bits ord. I denne minnekretsen ligger det lagret data som vist i tabellen under.

Adresse			Data	
A_2	A_1	A_0	D_1	D_0
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

En n -bits binær adder kan lages ved hjelp av n stk. fulladdere. Vis med en skisse hvordan man kan lage en 3-bits binæradder kun ved hjelp av 3 stk. ROM minnekretser med innhold som vist i tabellen over.

LØSNINGSFORSLAG

Oppgave 1 – Karnaughdiagram (vekt 20%)

Bruk Karnaughdiagram for å forenkle følgende funksjon:

$$y = a'b'c'd' + a'bc'd' + ab'c'd' + a'bcd + abcd + a'bcd' + abcd'$$

Løsning:

y		cd			
		00	01	11	10
ab	00	1			
	01	1		1	1
	11			1	1
	10	1			

$$y = a'c'd' + b'c'd' + bc$$

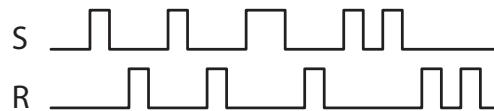
eller

$$y = a'bc + b'c'd' + bc$$

(Det finnes også andre riktige løsninger)

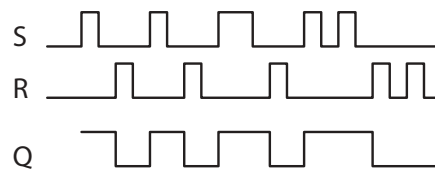
Oppgave 2 – SR latch (vekt 20%)

Anta at en SR latch har følgende inngangssignal over et gitt tidsintervall:



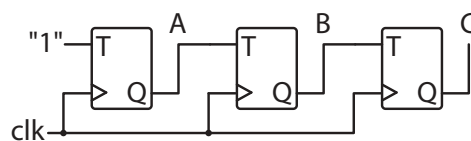
Skisser utgangssignalet fra SR latchen over samme tidsintervall

Løsning:



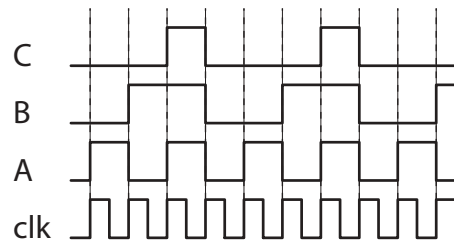
Oppgave 3 – Sekvensiell krets (vekt 20%)

I figuren under er det vist en sekvensiell krets basert på 3 stk. T flip-flop's.



3a Skisser utgangssignalene A, B og C over 10 klokkeperioder. Anta at alle signaler er "0" i utgangspunktet.

Løsning:



3b Er dette en synkron-binærteller eller en rippel-binærteller, eller noe annet?

Løsning:

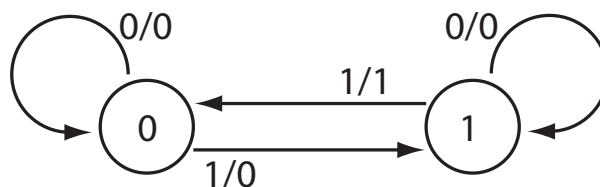
Dette er ikke en rippelteller. Dette er en synkron krets siden hver flip-flop er klokket med det samme klokkesignalet. Dette er ikke en synkron-binærteller etter lærebokas definisjon da kretsen ikke teller fra 0 til 7 i stigende rekkefølge. Man kan godt kalle det en synkronteller, men da poengtere at den teller i en litt uvanlig rekkefølge med en periodelengde på kun 4 klokkeperioder.

Oppgave 4 – Tilstandsmaskin (vekt 20%)

Under er det vist en tilstandstabell for en tilstandsmaskin med inngang x og utgang y. Tegn opp et tilstandsdiagram basert på tabellen. Husk å påføre inngangsverdier og utgangsverdier.

Nåværende tilstand		Neste tilstand	
Q_A	x	Q_A	y
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Løsning:



Oppgave 5 – Minne/adder (vekt 20%)

Anta at vi har en ROM minnekrets som kan lagre 8 stk. 2-bits ord. I denne minnekretsen ligger det lagret data som vist i tabellen under.

Adresse			Data	
A_2	A_1	A_0	D_1	D_0
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

En n-bits binær adder kan lages ved hjelp av n stk. fulladdere. Vis med en skisse hvordan man kan lage en 3-bits binæradder kun ved hjelp av 3 stk. ROM minnekretser med innhold som vist i tabellen over.

Løsning:

Lager en krets som summerer X og Y. Ser på hvert minne som en svart boks med innganger A_1 , A_2 , A_3 og utganger D_0 og D_1 . Disse boksene har samme inngang-/utgangsfunksjoner som fulladdere. Velger A_0 som mente-inn, A_2 som X inngang og A_1 som Y inngang. Velger D_1 som Sum utgang og D_0 som mente-ut.

